

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-004039

(43)Date of publication of application : 14.01.1994

(51)Int.CI.

G09G 3/28
H01J 11/02

(21)Application number : 04-161146

(71)Applicant : FUJITSU LTD

(22)Date of filing : 19.06.1992

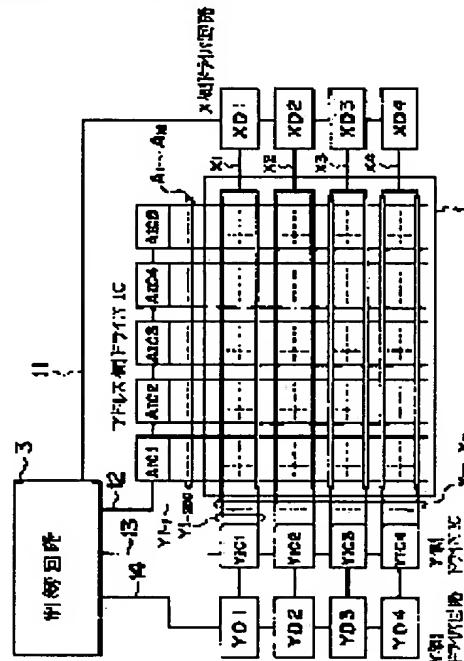
(72)Inventor : TOMIO SHIGETOSHI
KANAZAWA GIICHI

(54) AC TYPE PLASMA DISPLAY PANEL AND DRIVING CIRCUIT THEREFOR

(57)Abstract:

PURPOSE: To provide the driving circuit of the AC type plasma display panel which is reduced in the peak current of the charging and discharging of a panel capacitance by dispersing the charging and discharging currents at the time of maintaining discharging pulses.

CONSTITUTION: This driving circuit drives the AC type plasma display panel 1 in surface discharge structure equipped with X electrodes X1-XP and Y electrodes Y1-YN, and address electrodes A1-AM; and the X electrodes X1-XP and Y electrodes Y1-YN are divided into P blocks (P = 4 in the figure). Then the driving circuit has P X-side driver circuits XD1-XDP which apply high-voltage pulses to the X electrodes X1-XP, block by block, and Y-side driver circuits YD1-YDP which apply maintaining discharging pulses to the Y electrodes Y1-YN, block by block; and the P X-side driver circuits XD1-XDP and P Y-side driver circuits YD1-YDP generate pulse voltages which are out of phase with one another.



LEGAL STATUS

[Date of request for examination] 05.10.1998

[Date of sending the examiner's decision of rejection] 31.07.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2001-15396

[Date of requesting appeal against examiner's 30.08.2001]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-4039

(43)公開日 平成6年(1994)1月14日

(51)Int.Cl.
G 0 9 G 3/28
H 0 1 J 11/02

識別記号 E 8729-5G
序内整理番号 C 9376-5E

F I

技術表示箇所

審査請求 未請求 請求項の数2(全6頁)

(21)出願番号 特願平4-161146

(22)出願日 平成4年(1992)6月19日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 富尾 重寿

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 金澤 義一

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 石川 泰男

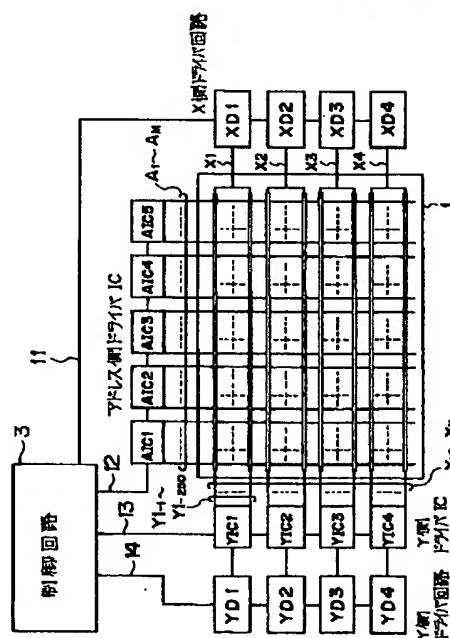
(54)【発明の名称】 AC型プラズマディスプレイパネル及びその駆動回路

(57)【要約】

【目的】 維持放電パルス印加時の充放電電流を分散させることにより、パネル容量による充放電のピーク電流を低減したAC型プラズマディスプレイパネルの駆動回路を提供することとする。

【構成】 X電極X₁～X_P及びY電極Y₁～Y_Nと、アドレス電極A₁～A_Mとを備える面放電構造のAC型プラズマディスプレイパネル1を駆動する駆動回路であって、X電極X₁～X_P及びY電極Y₁～Y_Nは、Pブロック(図1ではP=4)に分割され、X電極X₁～X_Pに高圧パルスをブロック毎に印加するP個のX側ドライバ回路XD1～XD_Pと、Y電極Y₁～Y_Nに維持放電パルスをブロック毎に印加するP個のY側ドライバ回路YD1～YD_Pとを有して構成し、P個のX側ドライバ回路XD1～XD_P及びP個のY側ドライバ回路YD1～YD_Pは、それぞれ互いに位相のずれたパルス電圧を発生する。

本発明のAC型プラズマディスプレイパネルの駆動回路の構成図



【特許請求の範囲】

【請求項1】 維持放電を行なうための電極と、データの書き込みを行なうためのアドレス電極とを備える面放電構造のAC型プラズマディスプレイパネルを駆動する駆動回路であって、

前記維持放電電極は、前記AC型プラズマディスプレイパネル内でPブロック（Pは任意の正整数）に分割され、

前記維持放電電極に維持放電パルスをブロック毎に印加するP個の駆動手段を有し、

前記P個の駆動手段は、互いに位相のずれた維持放電パルスを発生することを特徴とするAC型プラズマディスプレイパネルの駆動回路。

【請求項2】 維持放電を行なうためのX電極（ $X_1 \sim X_P$ ）及びY電極（ $Y_1 \sim Y_N$ ）と、データの書き込みを行なうためのアドレス電極（ $A_1 \sim A_M$ ）とを備える面放電構造のAC型プラズマディスプレイパネルを駆動する駆動回路であって、

前記X電極（ $X_1 \sim X_P$ ）及びY電極（ $Y_1 \sim Y_N$ ）は、前記AC型プラズマディスプレイパネル内でPブロック（Pは任意の正整数）に分割され、

前記X電極（ $X_1 \sim X_P$ ）に高圧パルスをブロック毎に印加するP個のX側ドライバ回路（XD1～XD_P）と、前記Y電極（ $Y_1 \sim Y_N$ ）に維持放電パルスをブロック毎に印加するP個のY側ドライバ回路（YD1～YD_P）とを有し、

前記P個のX側ドライバ回路（XD1～XD_P）及びP個のY側ドライバ回路（YD1～YD_P）は、それぞれ互いに位相のずれたパルス電圧を発生することを特徴とするAC型プラズマディスプレイパネルの駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、維持放電を行なうための電極と、データの書き込みを行なうためのアドレス電極とを備える面放電構造のAC型プラズマディスプレイパネルを駆動するAC型プラズマディスプレイパネルの駆動回路に係り、特に、維持放電パルス印加時の充放電电流の集中を少なくすることにより、パネル容量による充放電のピーク电流を低減したAC型プラズマディスプレイパネルの駆動回路に関する。

【0002】

【従来の技術】図4に、従来の面放電AC型プラズマディスプレイパネルの断面構造（図4（1））、及び電極構造（図4（2））を示す。

【0003】同図において、従来の面放電AC型プラズマディスプレイパネルは、維持放電を行なうためのX電極X及びY電極 Y_k （ $k = 1 \sim N$ ；Nは任意の正整数）が誘電体層52内に平行して、また、データの書き込みを行なうためのアドレス電極 A_i （ $i = 1 \sim M$ ；Mは任意の正整数）が対向して構成された面放電構造となつて

いる。

【0004】このように、パネル自身が容量性の構造を持つているため、一度放電を起こすと、以降は放電開始電圧よりも低い電圧（維持電圧）をパルス（維持放電パルス）で印加することにより放電を維持し続けることができる。発光は放電時に発生する光や紫外線により蛍光体を励起して行ない、発光輝度は放電の周波数に比例して明るくなる。

【0005】また、この面放電AC型プラズマディスプレイパネルを駆動する駆動回路の構成図を図5に、各部の電圧波形を図6に示す。本従来例では、面放電構造の維持放電電極は共通維持放電ドライバに接続されており、パネル全面に渡り、図6に示すような同位相の維持放電パルスを印加することで維持放電を行なう。尚、維持放電電極の内、X電極Xは共通接続でX側ドライバ回路61に接続され、Y電極 Y_k は、パネルにデータを書き込む時に線順次に書き込みパルスを印加するため、独立に駆動が可能なY側ドライバ回路62及びY側ドライバIC YIC1～YIC4に接続されている。

【0006】

【発明が解決しようとする課題】従つて、従来のAC型プラズマディスプレイパネル及びその駆動回路では、パネルが大きい場合パネル容量も大きくなり、また同位相の維持放電パルスを印加しているため、充電時及び放電時のピーク電流はかなりの大電流となり、供給電流能力の大きな電源が必要となり、コスト高になるという問題があった。

【0007】また、電流供給用のコンデンサも大きくなり、ユニットの薄型化を阻害する要因となっている。更に、供給電流がピークとなる時に発生する放射ノイズも増大するため、シールド等の対策が必要となる。

30

【0008】本発明は、上記問題点を解決するもので、維持放電を行なうための電極と、データの書き込みを行なうためのアドレス電極とを備える面放電構造のAC型プラズマディスプレイパネルを駆動する際に、維持放電パルス印加時の充放電电流を分散させることにより、パネル容量による充放電のピーク电流を低減したAC型プラズマディスプレイパネルの駆動回路を提供することを目的とする。

40

【0009】

【課題を解決するための手段】上記課題を解決するためには、本発明の第1の特徴のAC型プラズマディスプレイパネルの駆動回路は、維持放電を行なうための電極と、データの書き込みを行なうためのアドレス電極とを備える面放電構造のAC型プラズマディスプレイパネルを駆動する駆動回路であつて、前記維持放電電極は、前記AC型プラズマディスプレイパネル内でPブロック（Pは任意の正整数）に分割され、前記維持放電電極に維持放電パルスをブロック毎に印加するP個の駆動手段を有して構成し、前記P個の駆動手段は、互いに位相のずれた

3

維持放電パルスを発生する。

【0010】また、本発明の第2の特徴のAC型プラズマディスプレイパネルの駆動回路は、図1に示す如く、維持放電を行なうためのX電極 $X_1 \sim X_P$ 及びY電極 $Y_1 \sim Y_N$ (Nは任意の正整数)と、データの書き込みを行なうためのアドレス電極 $A_1 \sim A_M$ (Mは任意の正整数)とを備える面放電構造のAC型プラズマディスプレイパネル1を駆動する駆動回路であって、前記X電極 $X_1 \sim X_P$ 及びY電極 $Y_1 \sim Y_N$ は、前記AC型プラズマディスプレイパネル1内でPブロック(Pは任意の正整数で、図1においてはP=4)に分割され、前記X電極 $X_1 \sim X_P$ に高圧パルスをブロック毎に印加するP個のX側ドライバ回路 $XD_1 \sim XD_P$ と、前記Y電極 $Y_1 \sim Y_N$ に維持放電パルスをブロック毎に印加するP個のY側ドライバ回路 $YD_1 \sim YD_P$ とを有して構成し、前記P個のX側ドライバ回路 $XD_1 \sim XD_P$ 及びP個のY側ドライバ回路 $YD_1 \sim YD_P$ は、それぞれ互いに位相のずれたパルス電圧を発生する。

【0011】

【作用】本発明の第1及び第2の特徴のAC型プラズマディスプレイパネルの駆動回路では、図1に示す如く、維持放電を行なうための維持放電電極、即ちX電極 $X_1 \sim X_P$ 及びY電極 $Y_1 \sim Y_N$ (Nは任意の正整数)を、AC型プラズマディスプレイパネル1内でPブロック(Pは任意の正整数で、図1においてはP=4)に分割し、各ブロック毎に、X側ドライバ回路 XD_j (j=1～P)によりX電極 X_j に高圧パルスを、Y側ドライバ回路 YD_j によりY電極 $Y_1 \sim Y_N$ に維持放電パルスを、それぞれ互いに位相のずれたパルス電圧として印加するようしている。

【0012】従って、パネル容量による充放電のピーク電流を、従来に比べて分割ブロック数(P)分の1に低減させることができる。

【0013】

【実施例】次に、本発明に係る実施例を図面に基づいて説明する。図1に本発明の一実施例に係るAC型プラズマディスプレイパネルの駆動回路の構成図を示す。また、本実施例の駆動回路の駆動対象となるAC型プラズマディスプレイパネル1の構成図を図2に示す。

【0014】図2に示すAC型プラズマディスプレイパネル1は、維持放電電極を4個のブロックに分割した構成であり、維持放電を行なうためのX電極 $X_1 \sim X_4$ 及びY電極 $Y_1 \sim Y_{1000}$ と、データの書き込みを行なうためのアドレス電極 $A_1 \sim A_M$ (Mは任意の正整数)とを備えた面放電構造である。尚、スキャン方向(横ライン)の1000ライン(Y電極 $Y_1 \sim Y_{1000}$)は4分割され、250ライン毎($Y_{1-1} \sim Y_{1-250}$, $Y_{2-1} \sim Y_{2-250}$, $Y_{3-1} \sim Y_{3-250}$, $Y_{4-1} \sim Y_{4-250}$)のブロック構成となっている。

【0015】図1において、本実施例のAC型プラズマ

ディスプレイパネルの駆動回路は、駆動対象となるAC型プラズマディスプレイパネル1と、X電極 $X_1 \sim X_4$ に高圧パルスをブロック毎に印加する4個のX側ドライバ回路 $XD_1 \sim XD_4$ と、維持放電パルスをブロック(250ライン)毎に生成する4個のY側ドライバ回路 $YD_1 \sim YD_4$ と、Y側ドライバ回路 $YD_1 \sim YD_4$ を基にY電極 $Y_1 \sim Y_{1000}$ に消去パルスをブロック毎に印加するY側ドライバ $IYC_1 \sim IYC_4$ と、アドレス電極 $A_1 \sim A_M$ に高圧パルスを印加するアドレス側ドライバ $ICAIC_1 \sim ICAIC_5$ と、各ドライバ回路及びドライバ IYC に制御信号 $1_1 \sim 1_4$ を供給して、タイミング制御を行なう制御回路3とから構成されている。

【0016】本実施例の動作を、図3に示す各部電圧波形図を参照して説明する。尚、Hsync#は水平同期信号であり、同図は1水平走査期間内の波形図である。先ず、第1ブロックの1ライン目に、放電開始電圧以上の書き込みパルスを印加し、1ライン目の全セルを点灯させる。次に、データを書き込むセル(この場合は、点灯を消去するセル)に対してアドレス電極 $A_1 \sim A_M$ により選択消去パルスを印加する。消去パルスを印加しなかつたセルは、残留壁電荷により後から印加される維持放電パルスで点灯し続けることとなる。この動作を250ラインまで行なう。

【0017】同様に、第2、第3、及び第4ブロックも駆動するが、それぞれ互いに位相のずれたパルス電圧波形を印加する。以上のように、本実施例では、AC型プラズマディスプレイパネル1のスキャン側を4つのブロックに分割し、各ブロック毎に維持放電ドライバを設け、互いに位相のずれたパルス電圧波形を印加して駆動することとしたので、維持放電パルス印加時の充放電電流を分散させることができ、パネル容量による充放電のピーク電流を、従来に比べて4分の1に低減させることができる。

【0018】

【発明の効果】以上説明したように、本発明によれば、維持放電を行なうための維持放電電極、即ちX電極及びY電極を、AC型プラズマディスプレイパネル内にPブロック(Pは任意の正整数)に分割し、各ブロック毎に、X側ドライバ回路によりX電極に高圧パルスを、Y側ドライバ回路によりY電極に維持放電パルスを、それぞれ互いに位相のずれたパルス電圧として印加することとしたので、パネル容量による充放電のピーク電流を、従来に比べて分割ブロック数(P)分の1に低減しうるAC型プラズマディスプレイパネルの駆動回路を提供することができる。

【0019】また、AC型プラズマディスプレイパネルの電極取り出しから各維持ドライバ間での距離が各ブロックで同じになるため、AC型プラズマディスプレイパネルの上下等の表示品質のバラツキも低減させることができる。

【図面の簡単な説明】

【図1】本発明の一実施例に係るAC型プラズマディスプレイパネルの駆動回路の構成図である。

【図2】駆動対象となるAC型プラズマディスプレイパネルの構成図である。

【図3】実施例の駆動回路の各部電圧波形図である。

【図4】従来の面放電AC型プラズマディスプレイパネルの構成図であり、図4(1)は断面構造図、図4(2)は電極構造図である。

【図5】従来の面放電AC型プラズマディスプレイパネルの駆動回路の構成図である。

【図6】従来の駆動回路の各部電圧波形図である。

【符号の説明】

1…AC型プラズマディスプレイパネル

2…放電セル

3…制御回路

1 1～1 4…制御信号

X, X₁～X₄～X_P…X電極

Y₁～Y₁₀₀₀～Y_k～Y_N…Y電極

Y 1-1～Y 1-250, …, Y 4-1～Y 4-250…Y電極

A₁～A_i～A_M…アドレス電極

XD₁～XD₄～XD_P…X側ドライバ回路

YD₁～YD₄～YD_P…Y側ドライバ回路

YIC₁～YIC₄…Y側ドライバIC

AIC₁～AIC₅…アドレス側ドライバIC

Hsync#…水平同期信号

5 1…背面ガラス基板

5 2…誘電体層

5 3…前面ガラス基板

5 5…壁

6 0…AC型プラズマディスプレイパネル

6 1…X側ドライバ回路

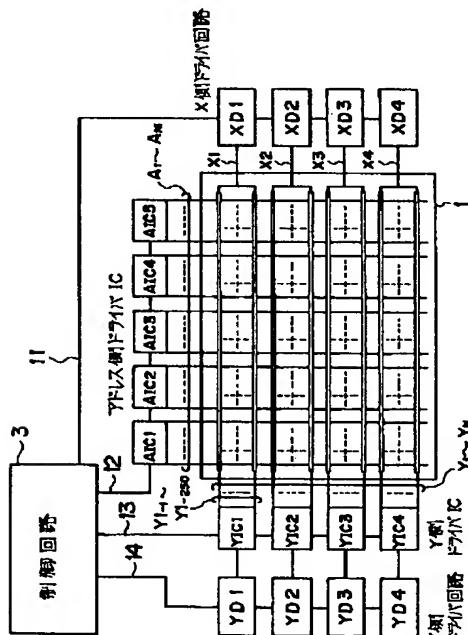
6 2…Y側ドライバ回路

6 3…制御回路

7 1, 7 2, 7 3…制御信号

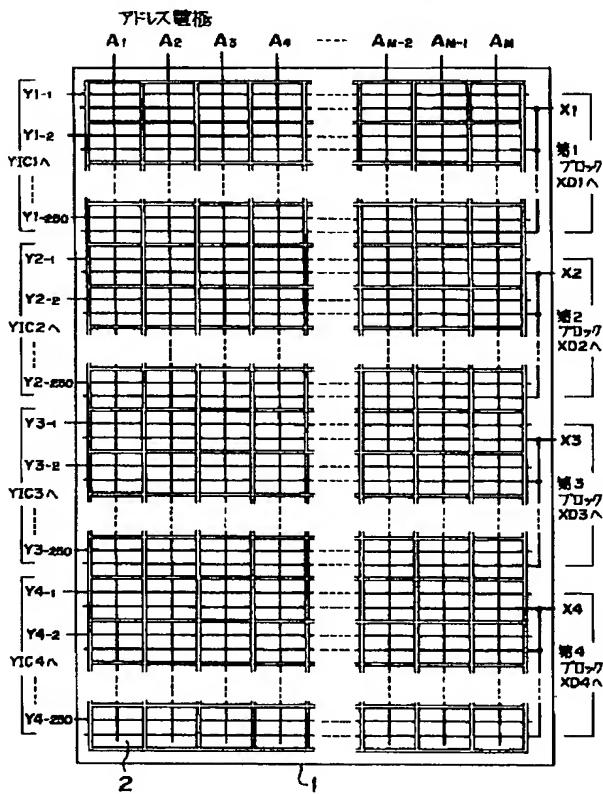
【図1】

本発明のAC型プラズマディスプレイパネルの駆動回路の構成図



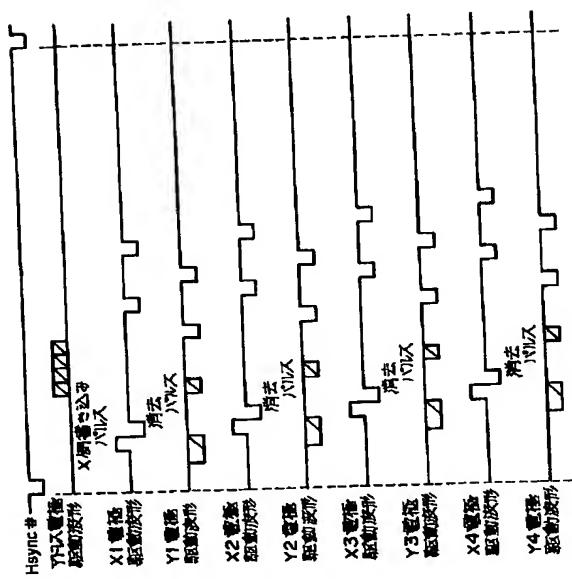
【図2】

AC型プラズマディスプレイパネルの構成図



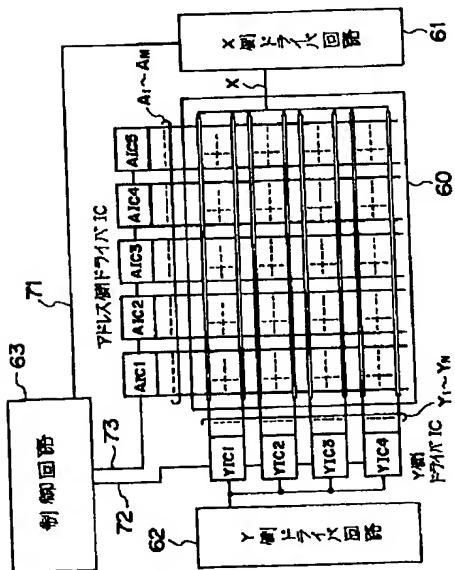
【図3】

実加用の駆動回路の各部電圧波形図



【図5】

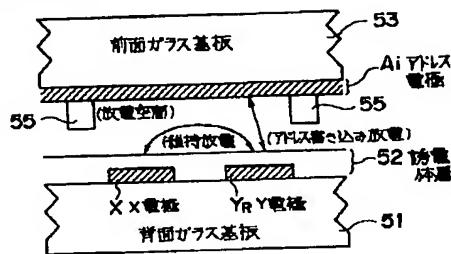
従来の駆動回路の構成図



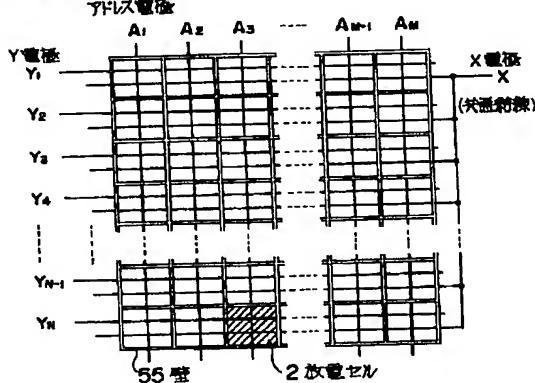
【図4】

従来のAC型プラズマディスプレイパネルの構成図

(1) 断面構成図



(2) 電極構造図



【図6】

柱系の駆動回路の各部電圧波形図

